

DIGITAL ELECTRONICS

MKT235 · Mechatronics

General information

Semester	3
Type	Zorunlu
Theory / Practice / Lab	3 / 0 / 0
ECTS	4
Level of study	Ön Lisans
Mode of study	Birinci Öğretim
Instructor	Dr. Öğr. Üyesi Yusuf MURATOĞLU

Course objectives

Temel mantık devreleri, mantık devre sadeleştirme yöntemleri, mantık devrelerinin kurulumu ile ilgili bilgi ve becerilerinin kazandırılması amaçlanmaktadır.

Course content

Sayı sistemleri, Boolean cebri, Lojik kapılar, Karnough haritası, Kodlayıcılar (encoder), Kod çözücüler (decoder), Veri seçiciler (multiplexer), Veri dağıtıcılar (demultiplexer), Toplayıcılar, Çıkarıcılar, Karşılaştırmacılar, Flip floplar, Sayıcılar

Resources

Öğretim üyesi ders notları.

Learning outcomes

1	Temel mantık kapılarını kullanarak dijital devreleri tasarlar ve kurar.
2	Mantıksal ifadeleri Boolean cebiri ile sadeleştirir.
3	Verilen mantık problemlerini analiz ederek uygun devre çözümleri geliştirir.

4	Kurulan mantık devrelerinin çalışmasını test eder ve doğrular.
5	Sayısal devre tasarımlarını simülasyon ortamında uygular ve sonuçlarını yorumlar.

Weekly topics

Week	Subject
1	Sayısal ve analog sistemler, temel kavramlar
2	Sayı sistemleri ve sayısal kodlar (ikili, onluk, Gray, BCD vb.)
3	Temel lojik kapılar (AND, OR, NOT, NAND, NOR, XOR, XNOR) ve devre kurulumu
4	Doğruluk tabloları ve lojik ifadelerin oluşturulması
5	Boolean cebiri kuralları ve sadeleştirme yöntemleri
6	Karnaugh Haritası (K-map) ile sadeleştirme
7	Kombinezonsal devre tasarımı: toplayıcılar, yarım/tam toplayıcı
8	Ara Sınav
9	Kodlayıcılar, kod çözücüler ve çoklayıcılar
10	Flip-Flop devreleri (SR, JK, D, T)
11	Sıralı devre analizleri (durum geçiş tabloları vb.)
12	Senkron ve asenkron sayaçlar
13	Kaydediciler ve uygulamaları
14	Lojik devrelerin test edilmesi ve doğrulanması (analiz + simülasyon)
15	Simülasyon ortamında dijital devre tasarımı ve uygulama raporu hazırlığı
16	Final Sınavı

Yarıyıl (Yıl) İçi Etkinlikleri

Event	Number	Percentage
Ara Sınav	1	%100

Yarıyıl (Yıl) Sonu Etkinlikleri

Event	Number	Percentage
Yarıyıl Sonu Sınavı	1	%100

Yarıyıl(yıl) içi etkinliklerin ve yarıyıl(yıl) sonu sınavının başarı notuna katkısı

Event	Number	Percentage
Yarıyıl (Yıl) İçi Etkinlikleri	0	%40
Yarıyıl (Yıl) Sonu Etkinlikleri	0	%60

ECTS workload

Event	Number	Duration (hours)	Total (hours)
Final Sınavı için Bireysel Çalışma	1	3	3
Final Sınavı	1	1	1
Derse Katılım	14	3	42
Bireysel Çalışma	14	5	70
Ara Sınav için Bireysel Çalışma	1	3	3
Ara Sınav	1	1	1
Total workload / ECTS			120 hours · 4 ECTS